

计算与通信相结合的体系结构

唐志敏

(中国科学院计算技术研究所计算机体系结构国家重点实验室 北京 100190)

摘要 本文从应用和技术两个方面,分析了通信与计算相结合的计算机体系结构的研究与开发现状,以及云、网、端方面的新兴应用对处理器结构的需求,提出了适合通信应用的众核处理器研究思路。

Computer Architecture Combining Computing and Communication

TANG Zhi-min

(State Key Laboratory of Computer Architecture, Institute of Computing Technology, Chinese Academy of Sciences, Beijing 100190)

Abstract This paper analyzed the state of the art of computer architecture research and development combining computing and communication. Also discussed were the requirements to processor architecture from cloud, network and terminal sides. A research direction regarding the many-core processor architecture suitable for communication applications was proposed.

1 信息技术概念的中外差异

通常我国学术界把信息技术定义为“获取、传输、存储、处理、分析及使信息标准化的技术”。根据这个定义,计算技术和通信技术都只是信息技术的一部分。国家863计划在信息领域下分设计算机、通信、信息获取等主题,《中国科学》杂志的《信息科学》分册征集计算机、通信、电子、传感等方面的论文,都是基于这样的思路。

但是,现在产业界(甚至包括一部分学术界)往往把信息技术和通信技术作为两个对等的概念来讨论,即IT和CT,而把二者的联合体称为信息通信技术,即ICT。这样的说法其实是从国外舶来的。英文里“information”更多用于表示“资讯、情报”的意思,而不是像在“信息论”里那样表示一般意义上的信息概念。同样,英文“information science”常指关于信息收集、分类、存放、检索的学问,更接近我们理解的图书馆专业。相应地,“information technology”指处理和呈现人类可感知信息(如声、图、文等)的技术,主要是计算机相关的,近年更常

与WEB相联系。

鉴于上述概念差异的存在,本文将直接采用“计算”、“通信”等词汇,避免IT/CT/ICT等容易引起误解的缩写。

2 计算与通信融合中的辩证法

计算与通信的融合作为一个讨论得比较多的热点话题,已经有若干年了^[1]。不同于业界典型的关于计算和通信在产品、应用、产业中的融合,本文重点探讨二者融合的技术问题,即在体系结构上,计算系统与通信系统如何吸纳对方的优点,达到简洁、高效的目标。

虽然计算技术和通信技术具有一些共同的理论基础,如香农信息论,但从历史上看,二者基本上是各自独立发展的。这也导致两大技术领域在研究对象和研究方法上的差异。例如,在术语方面,计算机专家把“message”称为“消息”,把“packet”称为“包”,而通信专家却分别称它们为“报文”和“分组”;在组织机构上,计算机领域的行业组织比较松散、自由(如IETF),而通信领域的行业组织比较强

势,通常由政府主导(如ITU);在研究思路,计算机主要是数字系统,采用程序控制,而通信系统含大量模拟部件,更偏重由电路或光路实现的硬件控制等等。

但因特网发展带来的巨大信息处理和传输需求,又迫切需要计算和通信的紧密结合。从基本内容上看,计算的核心是信息处理,通信的核心是信息传输,它们既是相互独立的,又是相互依存的。一方面,处理的过程中需要传输,例如为了实现数据在计算机内各个部件间的传输,需要引入总线、交叉开关等通信机制;另一方面,传输的过程中也需要处理,例如通信系统中,为了准确、高效地传递信息,发送方需要对信息进行调制、编码,接收方需要对信息进行解调、解码。因此,计算与通信的结合是有基础的。

应该说,应用的发展是促进计算和通信相结合的驱动力,而计算和通信的结合本身又给应用的发展提供了更大的空间。

3 计算与通信在应用系统中的相互渗透

随着计算机应用深入到社会和生活的各个领域,计算技术也逐步进入通信系统的许多方面。例如,作为通信终端的智能手机,就是一台典型的计算机,里面有CPU(手机CPU也像电脑CPU一样,逐步进入了多核时代),有内存(DRAM),有外存(存储卡),有输入设备(键盘、触摸屏、麦克风等),有输出设备(显示屏、扬声器等),还有象模象样的操作系统。而其打电话的功能,只是这台计算机上的一个基础应用,既可以通过接入移动通信网络来实现,也可以通过接入无线局域网以VOIP的形式实现。这里,承载语音和数据的通信能力的无线基带处理器和射频模块,都属于这台计算机的外围设备。

终端以外的许多其它通信设备也都以不同的形式,引入了计算的功能。像路由器,就是一台专门执行网络路由协议和包交换的计算机,而将路由器与多个不同网络连接的线路卡,就是这台计算机的外围设备。各种交换机里,也都采用了嵌入式计算机来进行控制和管理。

同样,通信技术也在多个不同层面进入了计算机系统。在1980和1990年代面世的工作站,除了尺寸小、功能强外,标配的联网通信能力也是其作为一种独立计算机类型的重要特征。所以才有了“网络就

是计算机”的说法。在大型计算机系统内,引入了多种通信网络实现其内部部件或子系统间的互连,如多处理机互连网络、存储区域网络(storage area network, SAN)、集群交换网络等。这类通信网络既可以用电的方式实现,也可以用光的方式实现。

网络通信技术甚至还进入了集成电路芯片内部。为了高效地实现众核处理器中各处理器核之间的通信,以及复杂SoC中各IP核之间的通信,出现了片上网络(network on-chip, NoC)。片上网络可以利用现有的互连网络设计理论来进行设计和分析^[2]。

在应用开发方面,许多计算机应用都开始考虑通信需求来进行优化设计。例如,考虑实际信道条件的自适应或可伸缩视频编解码算法^[3]。

4 计算与通信在技术领域的结合

对计算机系统来说,通信部件属于I/O范畴,是外围设备。通常,从有线或无线网络接口传过来的数据到达主存储器或处理器寄存器时,一路上需要经过很多次的解包、传递和拷贝,从PHY到MAC,再经过协议栈的处理,然后才能从内存核心空间进到内存用户空间,耗费了大量的时间和能量。以前在MPP系统设计中,为了降低通信开销,有用户空间通信和零拷贝的设计方案。能否把这样的思路扩展到普通计算机里?例如,根据通信处理的需求,在负责通信接口的SoC或集成了CPU与通信处理于一体的大SoC里搞一个零拷贝的机制,可以提高效率、节省能量。另外,数据中心里有大量的服务器和网络设备,它们重复地处理着大量数据,它们的功能是不是能够互相整合,来提高效率?这是一个值得探索的新课题。

传统上,计算机有五大部件:运算器、控制器、存储器、输入设备、输出设备。运算器和控制器现在也合称为中央处理器(CPU)。早期的计算机主要执行运算为主的任务,所以常以运算器或CPU为中心来设计。后来,计算机的应用扩展到大量数据的处理,又出现了存储墙的问题,所以往往以存储器为中心来设计。现在,网络通信和网络数据处理成为计算机的主要任务,所以,应该以I/O为中心,甚至直接以网络通信为中心,来开展计算机系统的设计。例如,网络接口不再经由外部总线再连接到系统总线,而是可以像图形适配接口一样,直接连到系统总线。

计算机系统中发展出的许多先进体系结构,如流水线向量处理、指令级并行处理、多线程结构、

处理器阵列、众核并行处理等，都已应用于通信系统。下面是一些典型的例子：

(1) 网络处理器或内容处理器，采用专用引擎或可编程处理器。由于每个数据包的处理基本独立，所以其中蕴含丰富的并行性，适用于多核、多线程、长指令字等多种结构。例如，CAVIUM Networks的OCTEON众核并行网络内容和安全处理器，单片采用多至48个MIPS64处理器核，并支持多片间的一致性互连，以构成更高性能的并行处理系统^[4]。又如，NetLogic（以前称RMI）的XLP/XLR通信处理器除采用多核结构外，其MIPS兼容的处理器还采用了同时多线程(SMT)技术^[5]；

(2) 基带信号处理器。无线基带处理中，卷积编码、调制、信道估计、时频域变换等步骤都涉及大量的数字信号计算，可用ASIC, DSP, ASIP等形式实现，可重构的处理器阵列也是一个重要的实现途径。如IMEC开发的可重构处理器阵列ADRES，它既支持采用VLIW技术开发指令级并行性，又支持用处理器阵列的方式开发数据并行性，内部通信则通过寄存器和内存访问来实现^[6]；

(3) 软件无线电。将可编程处理器用于多种不同制式或标准的通信基带信号处理，为在通信系统中大量采用并行处理技术提供了机会。如picoChip基于冗余DSP阵列构成的基带处理器，适合多种不同标准（3G/WiMAX/LTE等）的无线基站应用。这种用于通信的处理器，本身在实现上又采用了片上通信网络，进行大量处理单元间的通信同步^[7]。

在数据中心内部也存在许多计算与通信相结合的机会，例如：

(1) 网络处理器与服务器处理器的协同。路由器、交换机里的网络处理器处理过的包要送到服务器里去处理，处理完后还得交到路由器、交换机里传出。如能加强其间的耦合，减少不必要的重复操作，可大大提高处理效率、节省能量消耗；

(2) 服务器通常用于处理大量线程级并行的网络应用请求。但其处理器通常也具备数据并行处理或向量处理能力（如SIMD部件、GPU等）。利用这些闲置的能力，可为服务器增加软件无线电功能。这样，在服务器端既能进行海量基带信号处理，又能完成基站控制器或MAX及协议栈并行处理，从而形成云基站；

(3) 路由器、交换机等网络设备也可以增加较强的内容处理能力，通过支持应用相关的上层协议，

缓解服务器的处理压力。

我们在第3节曾提到，智能手机是计算与通信相结合的一种典型应用产品。其实，这种提法可扩展到一般意义上的云终端。为了降低成本、提高效率，未来的云终端应采用计算与通信相结合的新体系结构。新型云终端应基于大SoC概念，即把应用处理器、图形处理器、基带处理器（包括2G/3G/4G/WiFi/蓝牙等）等功能集成于单芯片内，从而有效降低成本与功耗。相应的，需要如下基本技术支持：

(1) 可重构处理器阵列。不是简单地叠加已有的几种不同处理器的实现方案，而是由一个处理器阵列完成所有的处理功能；

(2) 终端设备上的虚拟化技术，可以同时支持多种操作系统，例如，利用Android操作系统支持应用，利用ThreadX操作系统支持基带处理和协议栈。

5 适合通信应用的众核处理器结构

通信网络应用中蕴含大量的并行性因素，应该是可以用众核结构来实现的。但是，这类应用本身固有的一些特点，使它们在普通众核处理器上的执行效率并不高。这就要求我们针对通信网络应用的特点，来设计众核处理器的体系结构。

通信网络应用中内含的并行性主要有两种类型：

(1) 数据并行，如基带信号处理中的许多算法。这种类型的处理适合用向量模式（包括流水线 and 阵列向量处理）进行加速，类似常见的DSP方式；

(2) 线程并行，如无线资源管理、网络内容处理等算法。这种类型的处理适合用什么样的结构来处理，并无定论，存在较大的创新空间。

通信网络应用的访存模式也有其特殊性，导致当前典型的以多级高速缓存为代表的层次式存储系统结构难以发挥预期的高效率。通信网络应用中访问的数据虽然有流式的特点，但与视频图像这样的媒体流并不相同，其基本特征是不规则、不连续和小工作集。这种特征的访存虽然能有效地利用离处理器最近的一级高速缓存或SRAM，但往往导致很低的二级高速缓存命中率。为了有效地提高存储系统的效率，需要在下面几个方面作出改进：

(1) 放弃多级高速缓存的结构，代之以较大的一级高速缓存+主存结构；

(2) 处理器内部具备同时执行大量线程的能力，以容忍较大的访存延迟；

(3) 设计与通信网络数据相匹配的预取机制, 以隐藏较大的访存延迟;

(4) 重新设计内存控制器中的访存请求调度算法, 以缩短较大的访存延迟。常规的内存控制器以内存带宽最大化为目标, 不利于访问不规则不连续的数据。应把优化目标调整为延迟最小化, 必要时可牺牲带宽。

如何用众核结构同时支持数据并行和线程并行两种模式, 也是值得研究的课题。基于异构处理器核, 采用动态可重构的方案, 是非常有必要的。

6 结 论

实现通信与计算结合的两大核心技术, 一是实时系统, 一是虚拟化。

(1) 实时系统在通信系统的嵌入式计算机里较为常见, 如网络内容处理、终端中基带处理和协议栈处理, 都需要实时系统的支撑。而服务器系统是典型的分时系统, 但为了实现云基站的功能, 即实现基带和协议栈的处理能力, 也需要有实时系统的支撑。

(2) 虚拟化也不仅限于服务器领域。终端上也要有虚拟化功能。其基本特征是一种从N个处理单元到M个功能引擎的映射, 具体实现时, 涉及操作系统、编译、运行时系统等环节。

总之, 结合通信和计算技术, 有望获得一种普适的体系结构, 即可伸缩、可重构的处理器阵列, 它可以同时满足所有端到端的处理需求, 适合包括云计算服务器、核心网络设备、移动网络和云终端在内的广泛应用产品。

致谢: 本文的思路源于在中国科学院计算技术研究所2011年秋季战略规划会上的一个演讲。感谢孙凝晖所长给我出这个题目, 使我开始认真地思考这个问题。感谢范东睿博士和张浩博士给我的一些有益的启发。文中一些想法还很不成熟, 也很难具体操作, 但愿能起到抛砖引玉的作用。欢迎读者批评指正!

参 考 文 献

- [1] 侯紫峰. “计算与通信的融合”讲座 [EB/OL]. <http://www.55dq.com/b2c/down/10604.htm>
- [2] Jerger N E, Peh L-S. On-chip networks [M]. Morgan & Claypool, 2009.

- [3] 王粤. 图像及视频的联合信源信道编码若干问题的研究 [D]. 上海: 上海交通大学, 2006.
- [4] CAVIUM. OCTEON III MIPS64 processors [EB/OL]. http://www.cavium.com/OCTEON-III_CN7XXX.html
- [5] NETLOGIC. XLPTM processor family [EB/OL]. <http://www.netlogicmicro.com/Products/MultiCore/XLP.asp>
- [6] Bouwens F, et al. Architectural exploration of the ADRES coarse-grained reconfigurable array in P.C [C]. ARC 2007, LNCS 4419, 2007: 1-13,
- [7] MNDSPEED. Multi-core DSP [EB/OL]. <http://www.picochip.com/page/12/multi-core-dsp>