

聚合物纳米电介质材料研究进展及其在埋入式无源元件中的应用概述

杨文虎¹ 于淑会¹ 孙蓉¹ 廖维新² 汪正平³

¹(中国科学院深圳先进技术研究院先进材料研究中心 深圳 518055)

²(香港中文大学机械与自动化系 香港 999077)

³(香港中文大学工程学院 香港 999077)

摘要 聚合物纳米电介质材料由于其出色的机械加工特性、电可调制特性已成为当今高密度封装技术等诸多学科的前沿领域。通过在聚合基体中引入高介电陶瓷或纳米导电颗粒形成具有高介电常数的复合材料,并通过印刷电路板(Printed Circuit Board, PCB)制备工艺内置于PCB基板内部形成埋入式元件(电容、电感及其他无源元件),这已经在电子系统小型化方面显示出巨大的应用前景。文章综述了高介电纳米聚合物复合材料领域近年来的研究进展,探讨了聚合物纳米复合材料在埋入式电容器、电感器中的应用及埋入式无源滤波器的设计方法、制备工艺以及复合材料的电磁特性对埋入式元件电学性能的影响。

关键词 聚合物纳米电介质; CCTO; 埋入式电容器; 埋入式滤波器; 介电常数

中图分类号 TB 332 TN 41 **文献标志码** A

Research Progress of Polymer Nanodielectric Materials and Review of Their Applications to Embedded Passive Device

YANG Wenhui¹ YU Shuhui¹ SUN Rong¹ LIAO Weihsin² WONG Chingping³

¹(Shenzhen Institutes of Advanced Technology, Chinese Academy of Sciences, Shenzhen 518055, China)

²(Department of Mechanical and Automation Engineering, The Chinese University of Hong Kong, Hong Kong 999077, China)

³(Faculty of Engineering, The Chinese University of Hong Kong, Hong Kong 999077, China)

Abstract The inorganic particles filled polymer composites have attracted considerable interests because of their good mechanical properties and tailorable performances by controlling the content of the filler. The polymer composites with high permittivity by introducing high dielectric constant ceramics or conducting nanoparticles into the polymer matrix have shown tremendous application foreground. This review focuses on the progress of inorganic/polymer composites and applications in embedded passive devices in recently years. The design and fabrication of the embedded capacitor, inductor and filter based on the Inorganic/Polymer composite were discussed. The effects of parameters including permittivity and

收稿日期: 2014-07-23

基金项目: 广东省引进创新科研团队计划(2011D052); 深圳市孔雀计划团队资助(KYPT20121228160843692); 深圳市高密度电子封装与器件集成关键技术重点实验室(ZDSYS20140509174237196); 深圳市电子封装材料工程实验室(深发改【2012】372号); 国家自然科学基金(51377157); SIAT优秀青年创新基金(201311)

作者简介: 杨文虎, 博士, 助理研究员, 研究方向为电子封装材料及埋入式元件设计与应用技术; 于淑会(通讯作者), 博士, 副研究员, 研究方向为纳米复合功能材料、电子封装材料、埋入式电子器件与超级电容器, E-mail: sh.yu@siat.ac.cn; 孙蓉(通讯作者), 博士, 研究员, 研究方向为纳米材料及其在电子封装、工业润滑等领域的应用, E-mail: rong.sun@siat.ac.cn; 廖维新, 博士, 教授, 研究方向为智能材料在振动控制和能量捕获等方面的应用; 汪正平, 美国工程院院士/中国工程院外籍院士, 研究方向为聚合物纳米复合材料与高密度电子封装材料。

permeability of composite on the performance of embedded passive devices were also investigated.

Keywords polymer nanodielectric; CCTO; embedded capacitor; embedded filter; dielectric constant

1 引言

以电极化方式记录或传递电信号的聚合物纳米电介质材料在储能、通讯、电气及高密度电子封装等领域都具有重要的应用^[1]。这类材料通常是由不同功能的无机纳米填料均匀地分散到聚合物基体中而形成复合体系。它集成了复合体系内部各种组分的优点,特别是由于纳米填料所具有的大比表面积和高表面活性而表现出来的表面效应、尺寸效应、宏观量子隧道效应等物理特性,使得聚合物复合材料表现出不同于一般传统聚合物材料所具有的新颖特性,甚至会产生新的复合效应^[2]。以往的研究主要集中在聚合物复合材料的力学特性上。近几年来,由于电子设备小型化及多功能化的发展要求,板载无源元件(电阻、电容和电感)的需求量越来越大,已经成为制约电子设备小型化的一个关键因素。如在典型的装配中,作为电子电路基本要素且价格比不足3%的无源元件占据了电路板40%以上的空间,其中电容占无源元件数量的60%。因此,如何在有限的基板面积上提高无源元件的板载量,最大化地提高无源元件的集成度,并改善电子系统的电磁干扰特性已经成为当前高速、高密度封装领域的一个非常重要的研究课题。三维封装技术为解决基板的面积问题提供了新的思路。如图1所示,将大量的无源元件,尤其是电容,埋入基板内部不但可以解决基板的面积问题,而且有利于改善电子系统抗电磁干扰的能力^[3]。在这种背景下,以聚合物纳米电介质材料为基础的嵌入式或埋入式电容器及其相关的应用技术研究受到了前所未有的重视。

电容材料是一种储能材料。电容最大能量密度公式如式(1):

$$U_{\max} = \frac{1}{2} \varepsilon_0 \varepsilon_r E_m \quad (1)$$

可见,电容的最大能量密度 U_{\max} 与电容材料的相对介电常数 ε_r 和最大击穿场强 E_m 成正比。因此提高纳米聚合物电介质材料的介电常数和击穿电压可以提高它的储能密度。本文综述了高介电纳米聚合物电介质材料领域近几年的研究热点,探讨了聚合物纳米电介质材料在埋入式元件领域的集成应用及发展。

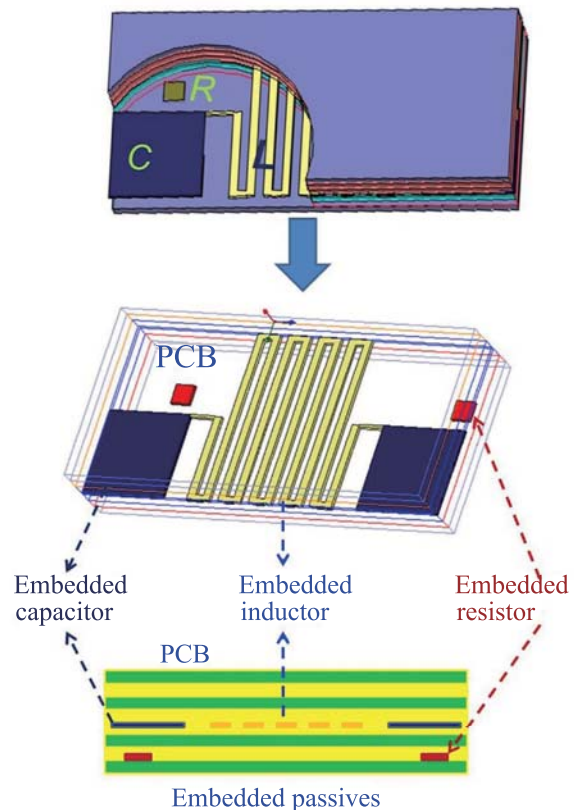


图1 埋入式元件在PCB基板中的集成

Fig. 1. Embedded passive device in PCB

2 纳米聚合物复合电介质材料

2.1 陶瓷聚合物复合材料

对于聚合物基电介质材料, 填料的性能往往直接影响复合材料的性能。因此为了获得优异的介电特性, 国内外学者对诸如铅系^[4]和钡系(BaTiO_3 ^[5]、 $\text{Ba}_{1-x}\text{Sr}_x\text{TiO}_3$ ^[6])之类的铁电陶瓷进行了广泛而深入的研究。常温下, 这类陶瓷材料具有相对较高的介电常数(10^3)和击穿电压以及较低的介电损耗(<0.05)。铅系陶瓷由于环保的需求而逐渐被淘汰。钡系陶瓷中又以对纳米 BaTiO_3 -聚合物复合材料的研究最多, 这主要是由于纳米 BaTiO_3 陶瓷工艺和技术的发展以及 BaTiO_3 陶瓷出色的介电特性。目前纳米 BaTiO_3 -epoxy 埋入式电容器材料^[7]已经成功产品化并应用于部分电子产品中, 但其介电常数仍然很低, 电容密度值很小(一般为 1 nF/cm^2), 这大大限制了 BaTiO_3 -环氧复合材料在埋入式电容器领域的应用。同时由于 BaTiO_3 等铁电陶瓷材料在高于居里温度点时就会发生铁电-顺电相变, 致使介电常数的温度稳定性能变差, 因此开发频率稳定性好、电容密度高和介电常数高的新型纳米复合材料仍然是一项非常紧迫的任务。

在 2000 年, Subramanian 等^[8]发现一种 ABO_3 型钙钛矿结构陶瓷材料 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ (CCTO)。在 1 kHz 交流电场作用下, 该材料的介电常数 ϵ 值可达到 12000, 远远高于 BaTiO_3 陶瓷, 而且在 $100\sim 400 \text{ K}$ 的温度范围内变化非常小, 这种出色的介电-温度特性引起了科研人员的极大兴趣。此后科研工作者做了大量的研究工作, 提出了多种物理模型以试图揭开 CCTO 巨介电常数之谜。然而, 到目前为止, 只有内部阻挡层电容模型^[9]获得了广泛认可, 这种模型认为 CCTO 由绝缘的晶界和半导的晶粒构成。为了确定 CCTO 的微观结构与其宏观性能之间的关系, Adams 等^[10]曾对微米级 CCTO 陶瓷的介电特性做过系统的研

究。研究发现, 当 CCTO 的晶粒尺寸从 $10 \mu\text{m}$ 增大到 $300 \mu\text{m}$ 时, CCTO 陶瓷的介电常数从 9000 增大到 280000。Fu 等^[11]利用原子力显微镜对多晶 CCTO 陶瓷电导行为的研究发现, 多晶陶瓷的晶界具有半导特性。这些结果表明, CCTO 的巨介电常数可能是取决于晶界的高电导特性。鉴于 CCTO 良好的性能, 对 CCTO-聚合物复合材料的研究引起了广泛关注。Tuncer 等^[12]用亚微米 CCTO 颗粒制备了 CCTO-环氧复合材料, 不到 $3 \text{ wt}\%$ 的 CCTO 的添加量可以使复合材料的击穿电压有明显的提升。Dang 等^[13]采用原位聚合法制备微米 CCTO-PI(聚酰亚胺)复合材料, 其介电常数在 $40 \text{ vol}\%$ 添加量下可以达到 49。Yang 等^[14]采用原位聚合法制备纳米 CCTO-PI 复合材料, 在 $20 \text{ vol}\%$ 的添加量下, 其介电常数可以达到 180, 远远高于目前所报道的微米 CCTO-PI 复合材料。Thomas 等^[15]曾报道了纳米 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ -polyaniline 复合材料的介电常数高达 10^6 以上, 远远大于 polyaniline 和 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 的介电常数。这些研究结果表明, 复合材料的电学特性, 如介电常数、介电损耗和电导率等, 在很大程度上与填料形状、尺寸及其本身的电学特性等因素相关。

笔者的课题组也曾系统地研究了微纳米 CCTO-PVDF 复合材料的介电特性, 发现在相同体积分数的添加量下, 纳米 CCTO 复合材料的介电常数和损耗远远高于微米复合材料。通过对复合材料的电导特性及漏电流密度的测试分析, 同时结合 Fu 等^[11]的研究成果, 笔者认为: 纳米 CCTO 是由半导的晶粒和导电或半导的晶界构成的, 其复合材料在低频下的高介电常数和损耗与纳米 CCTO 的高电导率有关^[16]。另外, 人们普遍认为聚合物纳米复合材料体系中的界面效应对于体系的电学特性影响深远^[17,18]。笔者前期工作^[16]中的计算结果表明: 随着体积分数的增加, 界面面积成线性增加; 在同样的体积添加量下,

纳米复合材料中的界面面积远远高于微米复合材料。但是人们对于界面、以及填料之间、填料与基体之间的相互作用以及它们复合体系相关电学性能的影响仍然缺乏系统和清晰的理解。

2.2 渗流型复合材料

渗流理论^[19]为高介电埋入式电容器的开发提供了一种新的思路。将半导体^[20]或者导体^[21-23]填料填充到聚合物基体中,随着填料体积分数增加到一定的量(渗流阈值),填料颗粒之间形成大量或长或短的导电通路,材料的电学特性发生从绝缘态到导电态的转变。上述变化过程中,介电常数会成指数增长,电阻急剧下降。大量的研究^[24]表明,渗流阈值不但与金属填料的尺寸大小有关,而且与填料本身的形状(长宽比)及电特性都有密切的关系。如对纳米导电颗粒碳黑 CB、镍 Ni、锌 Zn 及钨 W 填充的 PVDF 复合材料的介电特性进行研究发^[25],四种导电颗粒的介电特性都存在渗流现象,且渗流阈值的范围明显不同。其中,碳黑的渗流阈值 8 vol%,远远小于 Ni/PVDF 的渗流阈值 20 vol%、Zn/PVDF 的渗流阈值 32 vol% 及 W/PVDF 的渗流阈值 23 vol%。然而,它们的介电常数和损耗在渗流阈值附近都会发生非线性增大的现象,这种非线性行为在一定程度上限制了渗流型复合材料在电容器中的实际应用。因此,有效地控制这种非线性电学行为对提高复合材料的实用性具有非比寻常的意义。

为了尽可能地抑制渗流性复合材料的损耗特性,许多科研工作者将导电填料或半导体与高介电陶瓷填料混合填充入聚合物基体中,以获得高储能密度、高介电常数、低损耗的渗流型复合材料^[21,23,26]。如郑晖等^[26]在 BaTiO₃/PVDF 复合材料的基础上加入 Ni 金属纳米微粒,其击穿场强可以达到 200 kV/mm,储能密度可以比 BaTiO₃/PVDF 两相复合材料提高四倍以上。同样,对 Ag-BaTiO₃/PVDF 复合材料的研究也表明,低

含量的导电金属有助于提高复合体系的耐压强度^[27]。虽然渗流型复合材料的研究已经获得了一定的成果,但是对渗流阈值附近的电突变特性机制仍然不清楚。大量的文献研究仍然只停留在填料对复合体系内部几何形变的研究。因此,目前对复合体系内部填料之间的相互作用,尤其是陶瓷和金属填料对复合体系介电及电导特性的贡献问题仍然没有统一的认识。本课题组曾在微米 CCTO/PVDF 的基础上引入纳米 Ni 粉作为导电相填料,构筑 Ni/CCTO/PVDF 三相渗流型复合材料。结果表明,复合材料的介电常数随着 f_{Ni} 的增大而增大,特别是 $f_{Ni}=22\%$ 时的介电常数 ϵ_r 可以达到 140 (100 Hz),而介电损耗 $\tan\delta$ 仍然保持在比较低的水平 (0.31),但是随着 f_{Ni} 继续增大到渗流阈值 $f_{Ni}=24\%$, ϵ_r 的值突增到 10^8 ,而 $\tan\delta$ 的值也超过 299^[23]。结合有效介质理论和渗流理论模型,建立了导电—陶瓷—聚合物三相复合体系的介电特性预测模型,通过对复合体系中陶瓷的形状因子 n 和渗流指数 q 的分析发现,复合材料的渗流特性主要源自导电相填料与有机绝缘基体之间的电导隧穿效应。同时为了理清导电相填料 Ni 粉和陶瓷相填料 CCTO 在渗流体系中的作用,笔者曾对添加不同 f_{Ni} 的复合材料的等效电路模型分析发现:导电相填料 Ni 在复合材料中作为施主单元为复合体系提供自由的极化电荷,而 CCTO 填料与 PVDF 基体构成的整体可以被认为是复合体系的受主单元起到束缚极化电荷的作用^[28]。但是当 f_{Ni} 达到 f_c 时,导电相填料之间的间距变小,电荷的隧穿效应增强,形成导电通路。因此可以说,渗流阈值附近的巨介电常数及非线性电特性主要源自复合材料体系内的电荷隧穿效应。

总之,埋入式电容器材料仍然是聚合物纳米电介质领域的一个研究热点,虽然包括渗流型纳米聚合物电介质材料在内的研究已经取得了一系列研究成果,但是在产业化和实际应用方面仍然

做需要大量的研究工作。

3 埋入式无源元件

3.1 埋入式电容器

纳米电介质材料的一个典型应用就是埋入式电容器。通过国内学者的不断努力,埋入式电容材料的开发已经获得了突破性进展。图 2 是中国科学院深圳先进技术研究院(SIAT)开发的埋入式电容器原型结构。从图 2(a)和(b)可以看出,它是由上下铜箔电极(一般为 35 μm 的厚度)及电介质构成的三明治结构。中间的电介质层的厚度一般介于 8~50 μm 之间。图 3 是埋容材料在不同频率下的介电特性:在低频范围,介电常数随着

频率升高呈下降趋势,约从 10⁴ Hz 下的 14.4 降至 10⁷ Hz 下的 13。相应地,介电损耗却从 0.015 逐渐升高至 0.04。而在 3~18 GHz 的频率范围内则具有相对稳定的介电常数(10.8)和损耗(0.04)。

埋入式电容器目前主要应用于高频、高速电路、阻抗匹配网络、滤波电路等。图 4 给出了埋入式电容器在四层 PCB 基板中的结构示意图,Power plane 和 Ground plane 之间直接形成平板电

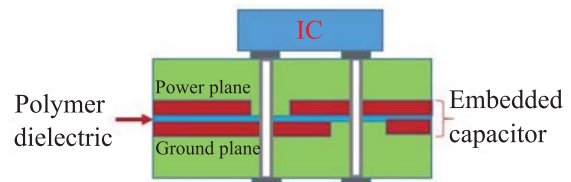
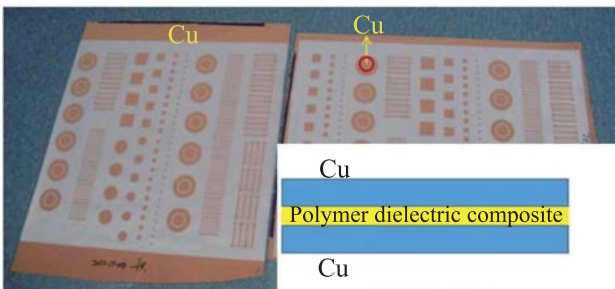
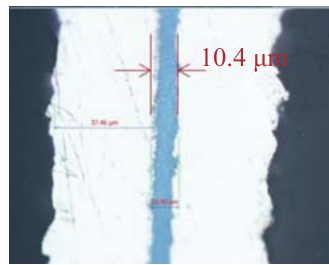


图 4 埋入式电容器在 PCB 基板中的应用

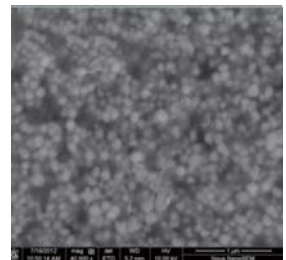
Fig. 4. Embedded planar capacitor in PCB



(a) SIAT 埋容材料蚀刻样品



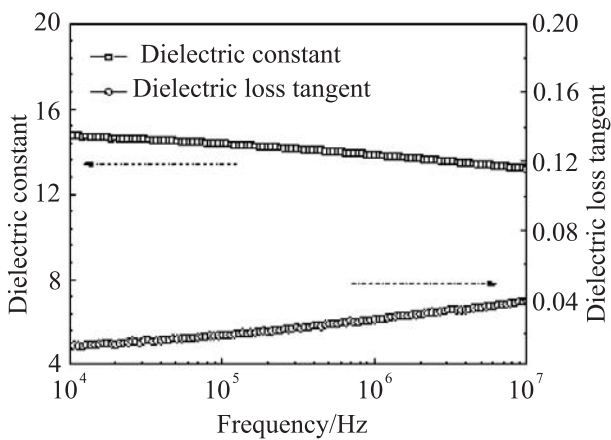
(b) 埋容材料的剖面结构



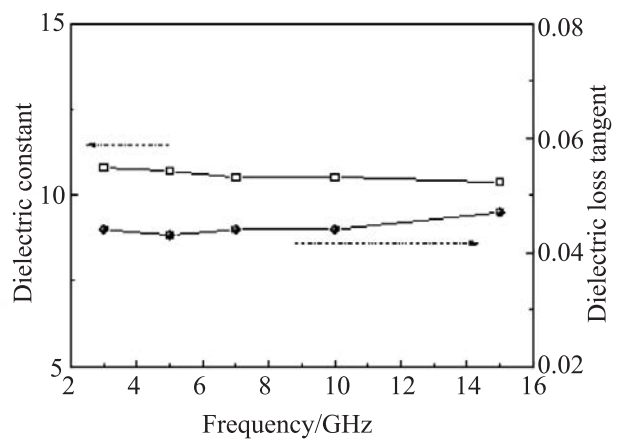
(c) SEM 微观结构

图 2 深圳先进技术研究院(SIAT)开发的埋入式电容材料

Fig. 2. The embedded capacitor made by SIAT



(a) 埋容材料的低频特性



(b) 埋容材料的高频特性

图 3 SIAT 埋容材料的介电-频率特性

Fig. 3. The frequency-dependent dielectric performance of the embedded capacitance material

容器。电容的计算公式如式(2):

$$C = \epsilon_0 \epsilon_r \frac{S}{d} \quad (2)$$

其中, C 是电容; S 和 d 分别是电容器电极面积和电容器的厚度。因此可以通过调节电极面积的大小调节电容值。但是, 由于埋入式电容也需要通过导电通孔与 PCB 表面的 IC 等有源器件构成系统, 因此必须考虑寄生电感的影响。

图 5 给出了埋入式电容的等效电路模型, 其中, R_s 为等效串联电阻, 表示金属和介质的损耗, 其值的大小直接与电容的品质因数 Q 值相关; C_{eff} 表示电容的有效值, 其大小主要由平面的有效面积大小和极板个数来决定; L_s 表示等效串联电感; C_1 和 C_2 代表端口及平行金属板对地寄生电容, 其大小与平板面积及接地面的距离有关, 距离越大, 寄生电容值越小。由图 5 的埋入式电容的等效电路图可以看出, 由于电容和寄生电感的存在, 电路会产生串联谐振。串联自谐振频率为:

$$\omega_{SRF} = \frac{1}{\sqrt{LC_{eff}}} \quad (3)$$

其中, L 表示输入输出电感以及电容内部电感之和; ω_{SRF} 表示串联自谐振频率。

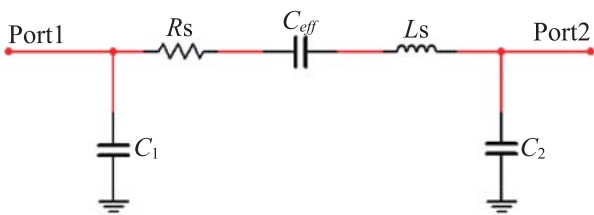


图 5 埋入式电容的等效电路模型

Fig. 5. The equivalent circuit of embedded capacitor

笔者曾对埋入式电容的 π 型等效电路模型进行分析, 并将参数进行提取, 发现随着电极面积的增大, 阻抗的谐振频率向低频方向移动, 同时品质因子降低^[29]。这一结果与 You 等^[30]的研究结果相同。Wan 等^[31]利用埋入式电容设计了 GPS 的阻抗匹配网络, 并通过有限元模型比较和分析了分立式贴片电容和埋入式电容对阻抗匹配网络

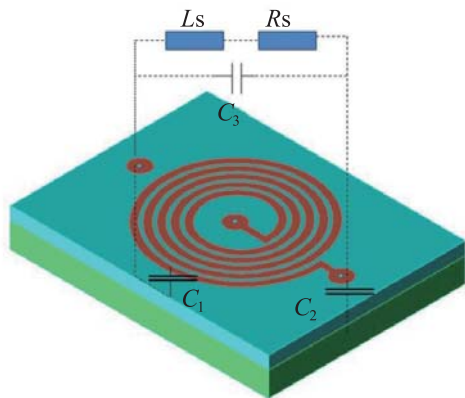
性能的影响。研究发现, 采用埋入式电容可以大大改善阻抗匹配网络的高频特性, 这主要是因为埋入式电容所引起的寄生电感可以比采用表面贴片电容的下降 2 个数量级。Muthana 等^[32]的研究也表明采用埋入式电容器作为 I/O 端口的解耦电容可以很大程度上改善电源噪声和平面阻抗。因此, 埋容材料的应用可以提高电子系统的性能。

3.2 埋入式电感

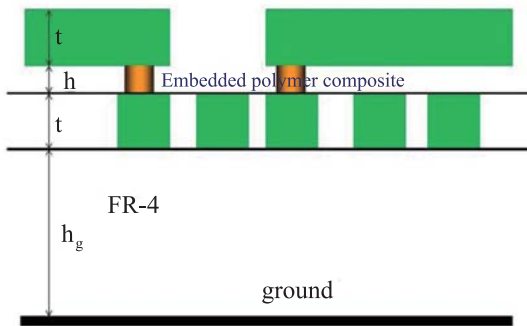
埋入式平面电感的几何形状主要包括传输线、折形线、环形、多边形、矩形螺旋及圆形螺旋等^[33-35]。其中传输线和环形电感的电感量比较小, 但是可以获得大 Q 值。折形线电感由于相邻导体之间可以产生互感, 且互感为负值, 因此这种电感比较适合于弱耦合的情况。多边形电感则以六边形和八边形居多, 这种结构可以改善电感的电流突变特性。矩形螺旋电感和圆形螺旋电感由于其结构简单, 易于制备等因素, 成为一种比较常见的电感结构。该结构的主要特点是可以获得比较大的电感量。因此要获得比较大的电感, 一般都会采用螺旋结构。

在埋入式电感设计之前, 必须得到电感所用介质材料的电磁特性参数, 其中最重要的是确定介电常数、介电损耗和磁导率等设计参数。由于这些参量都是频率的函数, 其值在不同的频率范围内会有所差别, 且低频和高频下的差别很大, 因此有必要给出它们在器件测量及使用频率范围内的值。根据埋容材料的介电特性以及埋入式电感的使用频率范围, 取 $\epsilon' = 13$ 、介电损耗 $\tan \delta = 0.04$ 作为设计参数。如果介质材料是非磁性材料, 则将磁导率设置为 1。

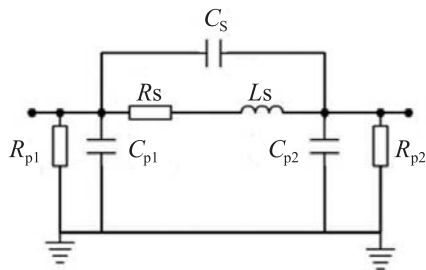
图 6 包括了埋入式电感的物理模型(a)、(b), 等效电路(c)及其测量、仿真结果(d)。对比仿真和测试结果, 可以看出它们吻合性比较好。由于埋入式电感的介质层薄, 介电常数高, 电感线圈与参考地平面之间的寄生电容(C_{p1} 和 C_{p2})比较大, 严重影响电感的品质因子。适当增



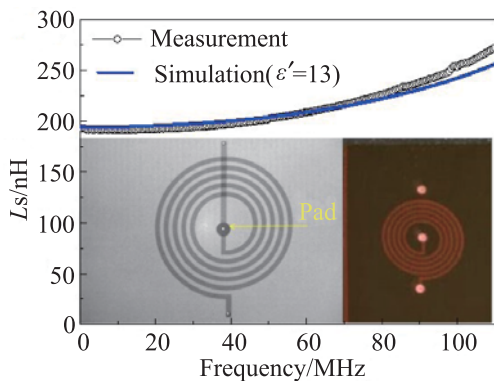
(a) 埋入式电感的 3D 示意图



(b) 埋入式电感的剖面结构



(c) 埋入式电感的等效电路

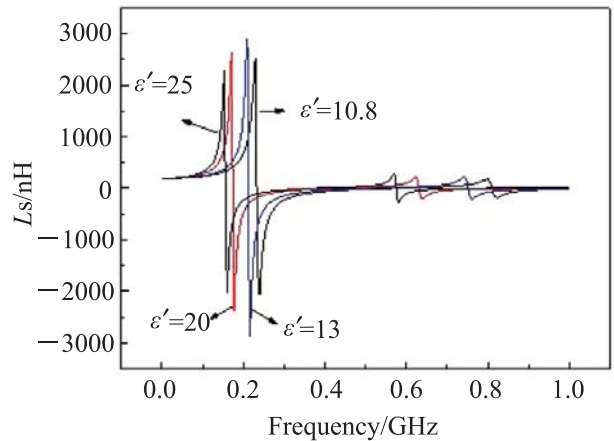


(d) 测试与模拟结果对比, 内插图是埋入式电感及其X-Ray透视图

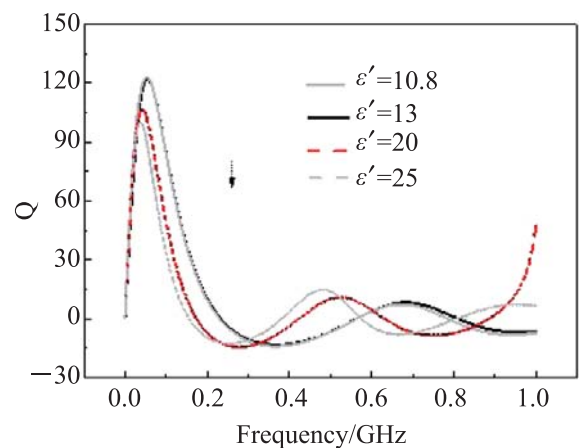
图 6 埋入式电感

Fig. 6. Embedded inductor

加介质层的厚度及电感线圈与参考地平面之间的距离可以改善电感品质因子。图 7 给出了埋容介电常数与电感谐振频率和电感 Q 值的关系, 可以看出随着介电常数增大, 谐振频率向低频移动, 同时 Q 值降低。另外, 笔者曾在 BaTiO₃-epoxy 和 CCTO-epoxy 的复合体系中分别引入 Fe₃O₄^[36] 和 FeAlSi^[37,38] 磁性颗粒, 使复合介质材料的磁导率大于 1。之后通过模拟分析发现, 提高磁导率有利于获得大电感量和高品质因子的埋入式电感, 同时可以改善阻抗匹配特性, 更有利于元件的小型化, 如图 8。



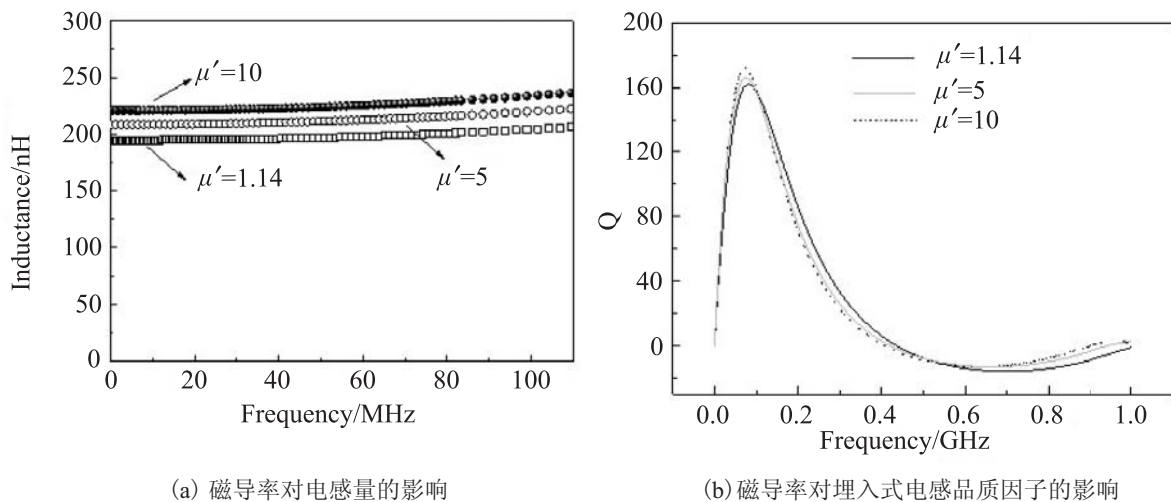
(a) 介电常数对电感量的影响



(b) 介电常数对电感品质因子的影响

图 7 介电常数对埋入式电感性能的影响

Fig. 7. Effect of dielectric constant of polymer composite inductance and Q factor of embedded conductor



(a) 磁导率对电感量的影响

(b) 磁导率对埋入式电感品质因子的影响

图8 磁导率对埋入式电感性能的影响

Fig. 8. Effect of permeability of polymer composite on inductance and Q factor of embedded conductor

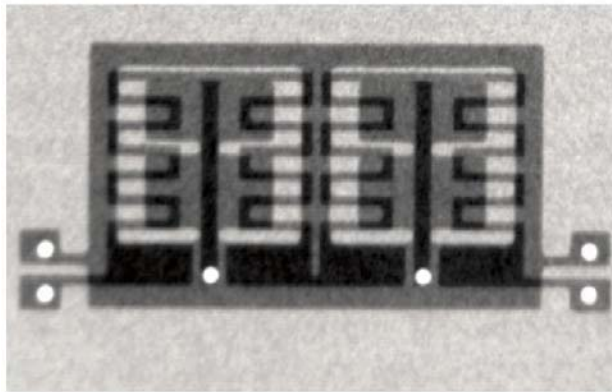
3.3 埋入式滤波器

无源滤波器作为微波元件的核心被广泛应用于各种类型的电子设备及个人移动通讯终端产品上。根据经典的滤波器设计理论,阶数越高的滤波器越接近于理想的滤波器,进而所使用的无源元件越多,因而传统滤波器尺寸一般都比较大。近年来,基于有机基板的埋入式滤波器受到了广泛关注^[36,39],其主要的特点是集成埋入式电容和电感在PCB内部形成滤波网络。但是由于介质层的厚度大约只有几到几十微米,这对于设计和制备高性能的埋入式滤波器来说是一个非常大的挑战。因此探索适合于埋入式滤波器的结构和设计方法是一个非常意义的研究课题。

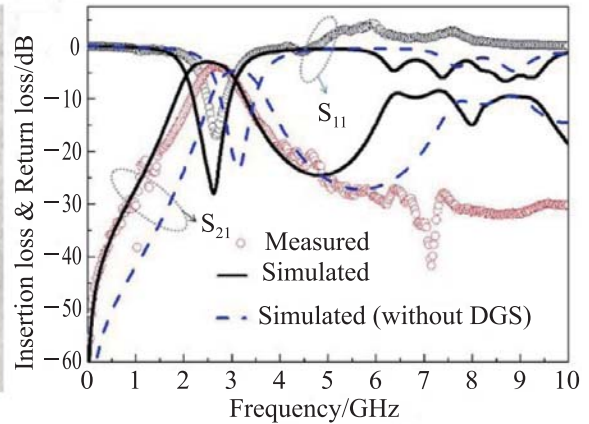
目前埋入式滤波器的设计主要集中在利用埋容和埋感线圈构成LC谐振回路,形成传输零点。如Cheon等^[39]根据传统的滤波器设计理论,将一个埋入式电容和两个埋入式电感在PCB基板内部串联形成3个独立的传输零点,以此来改善滤波器的截止特性。其测试结果表明,通带内的最大插入损耗小于3.1 dB。由于增加LC谐振电路势必增大滤波器的尺寸,因此Hwang等^[40]

在一个厚度为0.191 mm的四层RXR基板上为2.4G和5G通讯系统设计了一种埋入式带通滤波器,通过多层PCB的连接通孔形成接地电感的设计方案使滤波的尺寸以及传输和截止特性都得到了改善。微带线滤波器也是目前微波电路中使用较多的一种滤波器实现方法。它可以通过电镀和刻蚀的方式在电介质基材上形成电极图案,使整个电路结构紧凑,而埋入式电容材料的物理结构也使微带线滤波器很容易通过PCB加工技术内置在PCB基板内部。目前对微带线埋入式滤波器的研究仍然较少。

基于以上的研究状况,笔者基于自开发的埋容材料的电磁特性设计并制作了一款双模带通滤波器^[41]。如图9(a)所示,该滤波器采用两个双模滤波器级联,结合缺陷地结构(DGS)以形成多阶带通滤波器,仿真和测试结果如图9(b)所示。可以看出在5 GHz内,仿真结果与测试结果吻合度较好。通过对有无引入DGS结构仿真结果的比较可以看出,DGS结构的引入很大程度上减少了滤波器的插入损耗,而且使滤波器的中心频率向低频方向移动。这表明DGS结构更有利于埋



(a) 埋入式滤波器的 X-ray 透视图



(b) S 参数模拟和测试结果

图 9 埋入式带通滤波器

Fig. 9. Embedded band-pass filter

入式滤波器的设计。

根据微波传输理论^[42], 任何传输方式的微波在介质材料中传输, 谐振器的尺寸都会是 $\frac{\lambda}{2} \sim \frac{\lambda}{4}$ 的整数, 而 λ 是微波在介质中的波长。

$$\lambda = \frac{\lambda_0}{\sqrt{\epsilon_r \mu_r}} \quad (3)$$

其中, ϵ_r 和 μ_r 分别是介质的相对介电常数和磁导率。由此可以看出提高复合材料的磁导率同样可以使滤波器的谐振频率向低频方向移动。在前期的研究中, 我们分析了地缺陷结构对滤波器传输特性的影响。结果表明, DGS 结构相当于增加了传输的电感和电容, 它具有带隙和慢波特性的, 利用这个特性来设计滤波器可以大大减小滤波器的尺寸^[43,44]。

3.4 埋入式无源元件的制备工艺

目前埋入无源元件的制作工艺主要是层压工艺法: 将埋容材料内置在 PCB 基板内部, 通过一定的蚀刻工艺形成电极图形。但是由于埋容材料的厚度比较薄, 很容易在电极图形的形成过程中破损。为了解决这样的问题, 一般通用的做法

是采用单面蚀刻工艺。图 10 和表 1 给出了埋入式滤波器的工艺流程, 可以看出单面蚀刻比正常的 PCB 双面蚀刻工艺的生产周期更长, 而且材料的涨缩率会在蚀刻压合后发生变化, 严重影响埋入式元件的加工复杂度和制造成本。因此探索埋容材料的双面蚀刻工艺仍然是未来重点发展的技术之一, 需要从埋容材料配方、埋入式无源元件的设计和加工工艺等方面进行改进和优化。

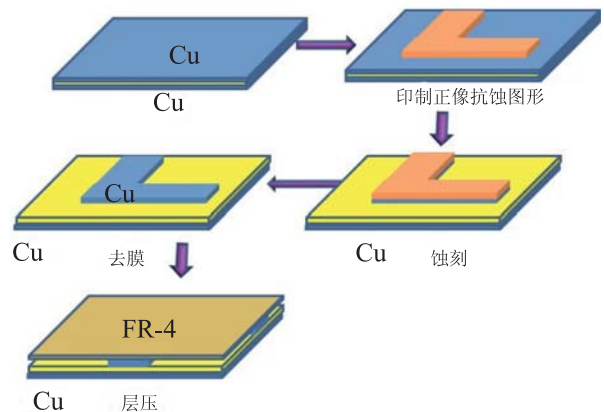


图 10 埋入式滤波器的制作工艺示意图

Fig. 10. The schematic diagram of embedded filter fabrication process

表 1 埋入式滤波器的实现工艺流程

Table 1. The flow chart for the embedded filter fabrication process

工艺	详细说明	
正面电极图形的形成	裁剪	裁剪成特定尺寸
	减铜	根据需要决定铜层的厚度
	钻孔	定位孔
	图形前处理	去除铜表面氧化物、油脂、杂质，粗化铜表面
	贴膜	在铜表面贴上一层感光材料
	曝光	形成抗蚀层
	显影	形成抗蚀层图形
	蚀刻	形成导电图形
	剥膜	抗蚀层剥除，露出线路图形
	棕化	增加表面粗糙度
	层压	铜箔与 pp 压合
裁边	将多余溢胶裁掉	
反面电极图形的形成	图形前处理	去除铜表面氧化物、油脂、杂质，粗化铜表面
	贴膜	在铜表面贴上一层感光材料
	曝光	形成抗蚀层
	显影	形成抗蚀层图形
	蚀刻	形成导电图形
	剥膜	抗蚀层剥除，露出线路图形
	棕化	增加表面粗糙度
	层压	压合铜箔
	裁边	将多余溢胶裁掉
	钻孔	用于连接测试点和导电图形
	酸洗	去除铜表面的氧化物
化铜	是在整个板上淀积一薄层铜	
电镀	在线路表面和孔内对铜进行电镀加厚	
形成测试 pad	图形前处理	去除铜表面氧化物、油脂、杂质，粗化铜表面
	贴膜	在铜表面贴上一层感光材料
	曝光	形成抗蚀层（测试 pad）
	显影	形成抗蚀层图形（测试 pad）
	蚀刻	形成导体图形（测试 pad）
	剥膜	抗蚀层剥除，露出线路图形（测试 pad）
	外形切割	切割成所需要的尺寸

4 结论和展望

埋入式无源元件技术对于电子系统和设备的小型化具有重要的意义。该技术涉及高性能纳米聚合物复合材料的配方开发和埋入式元件的制备工艺优化等诸多方面的问题。虽然国内外科研工作者对纳米陶瓷和导电颗粒填充的聚合物高介电聚合物基复合材料的研究, 已经获得了一系列的成果, 但是对于多组分非均匀聚合物基复合材料体系中的微观结构、界面效应与复合体系电性能之间的关联性仍然需要进一步研究。随着纳米聚合物复合材料制备工艺的稳定和性能的提升, 以此为基础的埋入式无源网络的设计和应用必定会成为热点问题。因此发展埋入式元件网络的系统设计方法学, 探索聚合物纳米电介质在静电防护、滤波电路及片上系统供电网络等应用方面的研究仍然会是未来的重要的研究方向。另外, 由于埋入式元件及其三维系统级封装基板涉及了大量的有机和无机纳米材料, 因此各种材料之间的界面特性, 以及埋入式无源元件与基板之间都存在热力学性能上的不匹配, 导致局部区域出现应力应变集中、翘曲等问题。这就要求必须从理论模型、原材料配方、工艺以及设计优化等方面综合考虑。总之, 目前聚合物纳米电介质材料的发展仍然存在诸多问题, 但是随着系统级封装技术的快速发展, 我们有理由相信聚合物纳米电介质材料及其埋入式元件技术会在电子系统中得到广泛地应用。

参 考 文 献

- [1] Wu TL, Chuang HH, Wang TK. Overview of power integrity solutions on package and PCB: decoupling and EBG isolation [J]. *IEEE Transactions on Electromagnetic Compatibility*, 2010, 52(2): 346-356.
- [2] Nan CW. Physics of inhomogeneous inorganic materials [J]. *Progress in Materials Science*, 1993, 37(1): 1-116.
- [3] 曹立强, 张霞, 于燮康. 新型埋入式板级封装技术 [J]. *中国科学: 信息科学*, 2013, 42(12): 1588-1598.
- [4] Sahoo B, Panda PK. Effect of lanthanum, neodymium on piezoelectric, dielectric and ferroelectric properties of PZT [J]. *Journal of Advanced Ceramics*, 2013, 2(1): 37-41.
- [5] Su X, Tomozawa M, Nelson JK, et al. Effect of crystallizable glass addition on sintering and dielectric behaviors of barium titanate ceramics [J]. *Journal of Materials Science: Materials in Electronics*, 2013, 24(6): 2135-2140.
- [6] Li J, Jin D, Zhou L, et al. Dielectric properties of Barium Strontium Titanate (BST) ceramics synthesized by using mixed-phase powders calcined at varied temperatures [J]. *Materials Letters*, 2012, 76: 100-102.
- [7] 罗遂斌, 于淑会, 孙蓉, 等. BaTiO₃ 表面改性对 BaTiO₃-环氧树脂复合材料性质的影响 [J]. *电子元件与材料*, 2011, 30(1): 46-49.
- [8] Subramanian MA, Li D, Duan N. High dielectric constant in ACu₃Ti₄O₁₂ and ACu₃Ti₃FeO₁₂ phases [J]. *Journal of Solid State Chemistry*, 2000, 151: 323-325.
- [9] Costa SI, Li M, Frade JR, et al. Modulus spectroscopy of CaCu₃Ti₄O₁₂ ceramics: clues to the internal barrier layer capacitance mechanism [J]. *RSC Advances*, 2013, 3(19): 7030-7036.
- [10] Adams TB, Sinclair DC, West AR. Giant barrier layer capacitance effects in CaCu₃Ti₄O₁₂ ceramics [J]. *Advanced Materials*, 2002, 14(18): 1321-1323.
- [11] Fu D, Taniguchi H, Taniyama T, et al. Origin of giant dielectric response in nonferroelectric CaCu₃Ti₄O₁₂: inhomogeneous conduction nature probed by atomic force microscopy [J]. *Chemistry of Materials*, 2008, 20(5): 1694-1698.
- [12] Tuncer E, Sauers I, James DR, et al. Electrical properties of epoxy resin based nano-composites [J/OL]. *Nanotechnology*, 2007, 18(2), doi:10.1088/0957-4484/18/2/025703.
- [13] Dang Z, Zhou T, Yao S, et al. Advanced calcium copper titanate/polyimide functional hybrid films with high dielectric permittivity [J]. *Advanced*

- Materials, 2009, 21(20): 2077-2082.
- [14] Yang Y, Zhu B, Lu Z, et al. Polyimide/nanosized $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ functional hybrid films with high dielectric permittivity [J/OL]. Applied Physics Letters, 2013, 102(4), <http://dx.doi.org/10.1063/1.4789504>.
- [15] Thomas P, Dwarakanath K, Varma KBR, et al. Nanoparticles of the giant dielectric material, $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ from a precursor route [J]. Journal of Physics and Chemistry of Solids, 2008, 69: 2594-2604.
- [16] Yang W, Yu S, Sun R, et al. Nano-and microsize effect of CCTO fillers on the dielectric behavior of CCTO/PVDF composites [J]. Acta Materialia, 2011, 59(14): 5593-5602.
- [17] 罗阳, 吴广宁, 彭佳, 等. 聚合物纳米复合电介质的界面性能研究进展 [J]. 高电压技术, 2012, 38(9): 2455-2463.
- [18] Lewis TJ. Interfaces are the dominant feature of dielectrics at the nanometric level [J]. IEEE Transactions on Dielectrics and Electrical Insulation, 2004, 11(5): 739-753.
- [19] Nan CW, Shen Y, Ma J. Physical properties of composites near percolation [J]. Annual Review of Materials Research, 2010, 40: 131-151.
- [20] Zhang Y, Wang Y, Deng Y, et al. Enhanced dielectric properties of ferroelectric polymer composites induced by metal-semiconductor Zn-ZnO core-shell structure [J]. ACS Applied Materials & Interfaces, 2012, 4(1): 65-68.
- [21] Luo S, Yu S, Sun R, et al. Nano Ag-deposited BaTiO_3 hybrid particles as fillers for polymeric dielectric composites: toward high dielectric constant and suppressed loss [J]. ACS Applied Materials & Interfaces, 2013, 6(1): 176-182.
- [22] Fang F, Yang W, Yu S, et al. Mechanism of high dielectric performance of polymer composites induced by BaTiO_3 -supporting Ag hybrid fillers [J/OL]. Applied Physics Letters, 2014, 104(13), [doi.org/10.1063/1.4870522](http://dx.doi.org/10.1063/1.4870522).
- [23] Yang W, Yu S, Sun R, et al. Electrical modulus analysis on the Ni/CCTO/PVDF system near the percolation threshold [J]. Journal of Physics D: Applied Physics, 2011, 44(47), [doi: 10.1088/0022-3727/44/47/475305](http://dx.doi.org/10.1088/0022-3727/44/47/475305).
- [24] Chen ABK, Kim SG, Wang Y, et al. A size-dependent nanoscale metal-insulator transition in random materials [J]. Nature Nanotechnology, 2011, 6(4): 237-241.
- [25] Xu H, Xie H, Yang D, et al. Novel dielectric behaviors in PVDF-based semiconductor composites [J]. Journal of Applied Polymer Science, 2011, 122(5): 3466-3473.
- [26] 郑晖, 刘晓林, 窦晓亮, 等. 添加 Ni 和 Ag 纳米颗粒对 BaTiO_3 /PVDF 复合材料击穿场强的影响 [J]. 复合材料学报, 2014, 31(1): 146-151.
- [27] Jiang S, Yu Y, Zeng Y. Novel Ag- BaTiO_3 /PVDF three-component nanocomposites with high energy density and the influence of nano-Ag on the dielectric properties [J]. Current Applied Physics, 2009, 9(5): 956-959.
- [28] Yang W, Yu S, Sun R, et al. Impedance analysis on the percolation mechanism of the nickel/calcium copper titanate/polyvinylidene fluoride composite [C] // Materials Science Forum, 2012, 722: 61-70.
- [29] Zhao X, Yu S, Sun R. Design and analysis of the embedded passive components based on organic substrate [C] // Proceedings of IEEE International Conference on Electronic Packaging Technology and High Density Packaging, 2012: 552-555.
- [30] You H, Kim S, Koh J. Simulation and fabrication of embedded capacitors in the multilayer printed circuit board [J]. Japanese Journal of Applied Physics, 2008, 47(9S), [doi: 10.1143/JJAP.47.7707](http://dx.doi.org/10.1143/JJAP.47.7707).
- [31] Wang Y, Liang Y, Wan L. Design of impedance matching network in organic substrate with embedded capacitor material [C] // Proceedings of IEEE International Conference on Electronic Packaging Technology & High Density Packaging, 2010: 866-869.
- [32] Muthana P, Srinivasan K, Engin AE, et al. Improvements in noise suppression for I/O circuits using embedded planar capacitors [J]. IEEE Transactions on Advanced Packaging, 2008, 31(2): 234-245.
- [33] 赵秀江. 基于埋入式无源器件的滤波器小型化研

- 究 [D]. 深圳: 中国科学院深圳先进技术研究院, 2013.
- [34] Mohan SS, del Mar Hershenson M, Boyd SP, et al. Simple accurate expressions for planar spiral inductances [J]. *IEEE Journal of Solid-State Circuits*, 1999, 34(10): 1419-1424.
- [35] Lee HH, Park JY. Characterization of fully embedded RF inductors in organic SOP technology [J]. *IEEE Transactions on Advanced Packaging*, 2009, 32(2): 491-496.
- [36] 杨文虎. 用于埋入式器件的介电-磁性-有机复合材料及其电磁耦合机制的研究 [D]. 深圳: 中国科学院深圳先进技术研究院, 2013.
- [37] Yang W, Yu S, Sun R, et al. Magnetic-dielectric property of FeAlSi-CCTO-epoxy composite for antennas miniaturization and embedded inductor-capacitor application [C] // *IEEE International Conference on Electronic Packaging Technology and High Density Packaging*, 2011: 1-4.
- [38] Yang W, Yu S, Sun R, et al. Effects of BaTiO₃ and FeAlSi as fillers on the magnetic, dielectric and microwave absorption characteristics of the epoxy-based composites [J]. *Ceramics International*, 2012, 38(5): 3553-3562.
- [39] Cheon SJ, Lim SP, Park JY. 3-to 5-GHz ultra-compact bandpass filter with independent transmission zeros using PCB embedding passive technology [J]. *IEEE Transactions on Components, Packaging and Manufacturing Technology*, 2012, 2(7): 1064-1069.
- [40] Hwang S, Min S, Swaminathan M, et al. Thin-film high-rejection filter integration in low-loss organic substrate [J]. *IEEE Transactions on Components, Packaging and Manufacturing Technology*, 2011, 1(8): 1160-1170.
- [41] Yang W, Zhao X, Yu S, et al. Embedded band pass filter designed using embedded capacitor material [C] // *Proceedings of IEEE International Conference on Electronic Packaging Technology*, 2014: 58-61.
- [42] Wu S, Kuo C, Lyu P, et al. Miniaturization design of full differential bandpass filter with coupled resonators using embedded passive device technology [J]. *Progress in Electromagnetics Research*, 2011, 121: 365-379.
- [43] Yang W, Yu S, Sun R, et al. A compact low-pass filter based on the Fe₃O₄@ SiO₂-CCTO-epoxy composite film [J]. *Integrated Ferroelectrics*, 2013, 142(1): 61-72.
- [44] Yang W, Yu S, Sun R, et al. A systematic study on electrical properties of the BaTiO₃-epoxy composite with different sized BaTiO₃ as fillers [J]. *Journal of Alloys and Compounds*, 2015, 620: 315-323.